

高専研究室紹介

鶴岡工業高等専門学校における半導体教育の紹介

国立高等専門学校機構 鶴岡工業高等専門学校

創造工学科 電気・電子コース 教授・内山 潔うちやま きよし

1. 本校における半導体教育

鶴岡工業高等専門学校（以下、鶴岡高専）は、本科と呼ばれる5年間の教育期間において理論と実践の両面から先端技術の習得を行っています。またこの5年間の教育期間を修めたのち卒業し、そのうち約2/3の学生は就職を、残りの約1/3の学生はさらに学習を続けるべく大学に編入、あるいは高専の専攻科に進学しています。鶴岡高専の教育課程は創造工学科の1学科制で、その下に機械、電気・電子、情報、化学・生物の4つのコースがあります。コースの定員は各40人を基本とし、その結果、1学年で160名が入学します。学生は創造工学科生としてコースを分けずに本校に入学し、1年生で一般教養と各コースの研究内容の概略などを学んだあと、それぞれの希望に応じて2年生進級時に各コースを選択します。また4年生進級時には、各人の希望により進むべき応用分野を決めます（図1）。

このうち鶴岡高専電気・電子コースでは、3年生において電子工学という科目で半導体の基礎を勉強します。本授業は私が2010年に本校に着任して以来10年以上にわたり私が担当していますが、地元にはいくつかの半導体企業があることから、それら企業にも学生を輩出するべく学生に半導体

に興味を持ってもらえるよう工夫しています。その一環として今年度初めての取り組みになるのですが、半導体企業の担当者をお招きして、授業の中でより実践的な観点から半導体についてお話しいただくことにしています。また、さらに本科の高学年や専攻科においては、半導体のより詳細な物性理論や半導体の応用回路について勉強しています。

一方、本科学生の5年生においては、学生は卒業研究のため学生は教員の研究室に所属し、各教員が設定したテーマの下、卒業研究を行っています。このテーマには半導体を含む電気電子材料や電子回路、あるいは制御技術開発など多岐にわたっています。このうち半導体材料を研究としている先生は私を含めて数名おり、テーマについても太陽電池や酸化半導体など多岐にわたっています。

2. 私の自己紹介

私は大学・大学院を通じてセラミックス合成に関する研究を行い、修士課程を修了後松下電器産業株式会社（現パナソニック株式会社）（以下、松下電器）に入社しました。入社最初の仕事は現在赤色半導体レーザーとして用いられているAlGaInP系材料の高品質成膜に関する研究でした。その後、松下電器より新技術事業団極量子波プロジェクト

■教育体制



図1 本校の教育体制（令和5年度）



に出向し有機 EL の研究を、さらに北海道大学大学院工学研究科に社会人入学し3d 金属多層膜の磁性に関する研究を行い、この薄膜磁性の研究で1996年に博士（工学）の学位を取得しました。

学位取得後は松下電器に戻り、強誘電体メモリに用いる強誘電体薄膜の形成の仕事に従事しました。この強誘電体薄膜には、段差上に均一かつ高品位に薄膜を形成することが求められることから、成膜方法として有機金属気相成長（MOCVD）法を選択しました。しかし、当時はまだ酸化物薄膜 MOCVD 技術は開発途上であり、その開発のためアメリカのベンチャー企業に5年強の期間滞在し、必要な技術の開発を行いました。この開発は2003年に完了し、日本に帰国して量産型 MOCVD 装置の導入・立ち上げを行いました。

その後 MOCVD 導入がひと段落したことを機に松下電器を退職し、奈良先端科学技術大学院大学の助教授（その後准教授に職名変更）に転職し、電気光学効果素子や燃料電池の開発を行いました。さらに2010年に本校に教授として赴任し、現在、燃料電池や薄膜トランジスタ（Thin Film Transistor, TFT）、あるいは全固体電池用電解質の開発を行っています。

3. 内山研究室での研究内容（半導体関連）

さて私が指導している内山研究室には、現在3名の卒研生と3名の専攻科生が所属していますが、基本的に各学生は1人1テーマを与えられ、各自のテーマに沿った研究を行います。当研究室では、前述のように金属酸化物薄膜を用いたさまざまなデバイスの高性能化研究を行っています。

このうち TFT の高性能化に関しては、TFT の半導体層に酸化物半導体である IGZO（In-Ga-Zn-O）を用い、その上でゲート酸化膜に高誘電率で低リーク特性を有する酸化物高誘電体を用いることで、動作電圧の低減やスイッチング特性の改善を行っています。以下に本研究室で過去に行った TFT 研究例を紹介します。

TFT には図2に示すような IGZO を半導体層とした TFT（IGZO-TFT）を作製し、ゲート絶縁膜として非晶質ながら30-40の高い比誘電率を示し、4 eV 以上のバンドギャップを有する SrTa₂O₆（以下、STA と略す）を用いて TFT の試作を行いました。

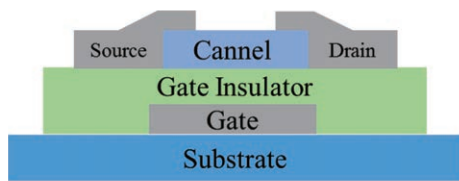


図2 試作した IGZO-TFT の構造

一般に STA 薄膜の作製は、非真空プロセスの溶液法や真空プロセスを用いる MOCVD 法を中心に行われてきましたが、溶液法で形成された STA 薄膜は700℃以上の高温焼成が必要で、かつ膜中の残留炭素が絶縁性の低下を引き起こすという問題がありました。その結果、TFT のゲート絶縁膜に用いた場合、オフ電流とゲート電流 I_g が過大となり素子の信頼性が不十分という結果になりました。

一方、真空プロセスの MOCVD 法等を用いて高品質な STA を作製した報告例もありますが、装置や前駆体原料が高価になるという問題がある一方、ゲートリーク電流密度は10⁻⁷A/cm²以下と極めて高い絶縁性を有し、これを TFT に用いた場合、低電圧動作化や低電力化が期待されます。

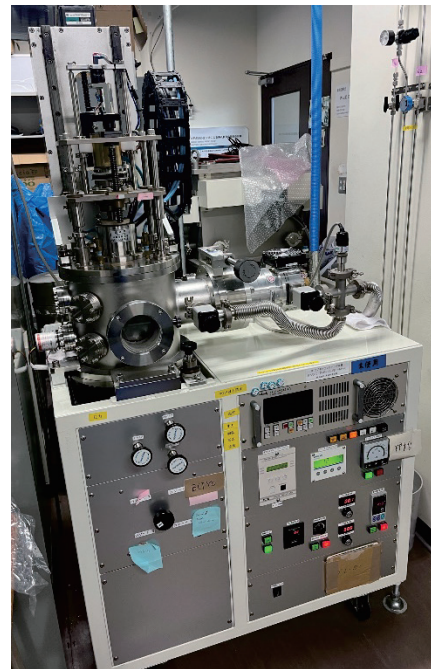


図3 ゲート酸化膜作製に用いた RF マグネトロンスパッタ装置



図4 TFT 測定のためのソースメジャーユニット（SMU）

以上のような問題点を解決するため、私達は MOCVD ではなく、より安価で、かつ高品位の成膜が可能な RF マグネトロンスパッタ法を用い、STA 薄膜を作製しました (図3)。さらに、それを TFT のゲート酸化膜として用いてその TFT の動作特性をアジレント・テクノロジー (現キヤサイト・テクノロジー) の B2902A (ソース・メジャー・ユニット (SMU)) (図4) を用いて評価を行ないました。その結果を図5に示します。

成膜した STA を as-depo. と各種温度での大気中アニール試料とで比較したところ、500°C でのアニールが as-depo. と比べてもリーク電流が 10^8 A/cm^2 台と最も絶縁性に優れることがわかりました。特に、湿潤酸素雰囲気下でのアニールを行うことで、リーク電流値がさらに減少しました。この非常に小さいリーク電流は TFT 動作の安定性と信頼性を確保する上で最も重要な特性と言えます。また、この手法で作製した STA はアモルファスでありながら30-40の高い比誘電率を示し、TFT 用のゲート絶縁膜として最適ということがわかりました。

ここでこの STA を IGZO-TFT のゲート絶縁膜を従来 SiO_2 から STA に置き換えることで動作電圧および Sub-threshold Swing (SS) 値が大幅に改善され低電圧駆動化が可能であることを明らかにしました (図6)。この特性改善は STA の高比誘電率化によるゲート容量 C_g の向上に起因するものと考えられ、TFT 性能向上への一つの指針となったということが出来ます (表1)。

本研究は学界でも高く評価され、本テーマを担当した専攻科学生の高橋崇典君は2015年に行われた国際会議 (14th International Union of Materials Research Societies-International Conference on Advanced Materials, IUMRS-

ICAM2015) で他の大学院生に混じってポスター賞を受賞しています。また本内容を英文で論文にまとめ、在学中に2報の投稿を行っています (文献1, 2)。

本研究を担当した高橋君は本校専攻科を修了したあと奈良先端科学技術大学院大学に進学、そこで博士の学位を取得した後、現在同大学で助教の職を務めています。

4. 鶴岡高専による地域向けイベント「親子で楽しむ科学フェスタ」

さて、鶴岡高専では「親子で楽しむ科学フェスタ」を開催しています。本イベントは地域の小中学生や未就学生に対し科学の不思議について実施に自分の目で見て科学を体験してもらう催しで、毎年、各コースの先生や技術職員が志向を凝らしてテーマを策定しています。今年度は令和5年11月18日に開催され、半導体に関する展示として「半導体で遊ぼう!!」と題して、同じ電気・電子コースの田中勝准教授と共同で、半導体に関わる実験と展示を行いました。田中先生は本校の卒業生で、卒業後に半導体企業に勤務された経験もあることから半導体技術に関して造詣が深く、本テーマの実施には最適な先生のお一人ということが出来ます (図7)。

本展示では、会場の一部に展示コーナーを設け、日本半導体製造装置協会 (SEAJ) よりご提供いただいた半導体の製造に関する解説を展示および配布した他、高専発「Society5.0型未来技術人財」GEAR5.0/COMPASS5.0 (未来技術の社会実装教育の高度化) より提供されたペア、酸化膜付き、パターン付きのシリコン基板などの実物の展示を行いました。

参加者には発光ダイオードを使った簡単な回路を作って

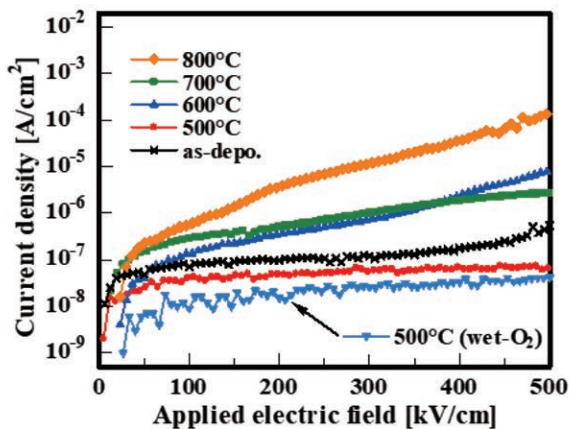


図5 ゲート絶縁膜のリーク特性 (as-depo.、アニール温度500~800°C、乾燥 & 湿潤雰囲気中)

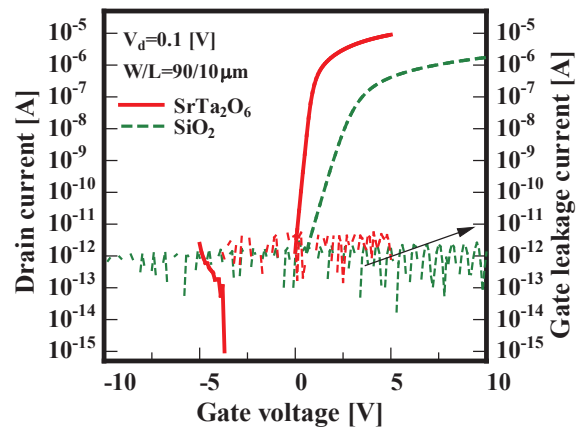


図6 異なるゲート絶縁膜 (SiO_2 、 SrTa_2O_6 (STA)) で作製した IGZO-TFT の電気特性

表1 Table. 1 The device parameters of the IGZO-TFTs with SiO₂ and SrTa₂O₆ gate insulator.

Gate insulator	Mobility (cm ² /Vs)	Threshold voltage (V)	Sub- threshold swing (mV/dec.)	On/off ratio	Gate capacitance (F/cm ²)
SiO ₂	12.3	2.0	550	1.1 × 10 ⁸	3.5 × 10 ⁻⁸
SrTa ₂ O ₆	11.1	0.6	163	7.8 × 10 ⁹	2.5 × 10 ⁻⁷



図7 地域イベント「親子で楽しむ科学フェスタ」で半導体回路の解説をおこなっている様子

もらい、実際に発光させて実験を行ってもらいましたが、参加者の回路の作製に熱心に取り組んでいた姿が印象的でした。このような経験を通じ少しでも多くの子どもたちが半導体に興味を持ち、将来的に日本の半導体技術を担う人材として活躍してくれることを期待しています。

参考文献

- 1) T. Takahashi, T. Hoga, R. Miyanaga, M. N. Fujii, Y. Ishikawa, Y. Uraoka, and K. Uchiyama, Thin Solid Films, Vol. 665 (2018) pp.173-178
- 2) T. Takahashi, T. Hoga, R. Miyanaga, K. Oikawa, M. N. Fujii, Y. Ishikawa, Y. Uraoka, and K. Uchiyama, Phys. Status Solidi., Vol. 216 (2018) p. 1700773.