

電気通信研究所

「自分の頭脳で
次世代 LSI の創生を目指せ！」

助教授 ^{えんどう てつお} 遠藤 哲郎

大学における研究に対する期待は、新しい方向性のアイデアの創造と、それに付随する科学的知見の確立にあると思っています。また、教育面では、しっかりした科学的知見に立脚して新しい技術を提案し、それを実証できる頭脳と根性を持った人材の輩出にあると思います。

言うまでもなく、シリコン半導体を中心とした集積回路は、ハードウェア技術とソフトウェア技術の融合により、次世代高度情報化社会を支える基盤デバイスの一つになっています。例えば、マルチメディア情報などの膨大なデータをシームレスに各携帯機器で活用するユビキタスネットワーク社会を実現するためには、さらなる高速・低消費電力にて動作し、さらに多くの機能を持ったシリコン半導体集積回路の実現が要求されています。その一方で、このシリコン半導体集積回路の高性能化は、従来技術の延長では困難な状況に直面しています。特に、従来からの平面型 MOSFET と CMOS 回路という 2 大技術を踏襲しながら、微細化・高集積化という手法のみに頼ったアプローチでは、多くの課題・問題が生じてしまうことは、ITRS ロードマップを見ても明らかです。しかも、この高度な技術は膨大な予算と時間を投資して開発するのではなく、経済的に見合ったコストで市場からの要求に合わせたスケジュールで開発することが求められています。そのためには、単なる微細化技術のみならず、科学的知見と新しいアイデアに基づく革新的技術の創生が不可欠です。この意味で、産学連携による新しい方向性の技術開拓は今後ますます重要になってくると思います。

本研究室では、上記の認識に立ち2004年の発足以来、Selete（半導体先端テクノロジーズ）をはじめとして国内外の多くの企業や研究所等と連携しながら、現在の集積回

路の高速動作、低消費電力動作、安定動作などを律速している要因を原理的に解決する新しいアイデアに基づく技術の研究を推進しています。

具体的な研究テーマとしては、以下の4テーマを中心に集積回路の研究を一貫して行っています（図1参照）。

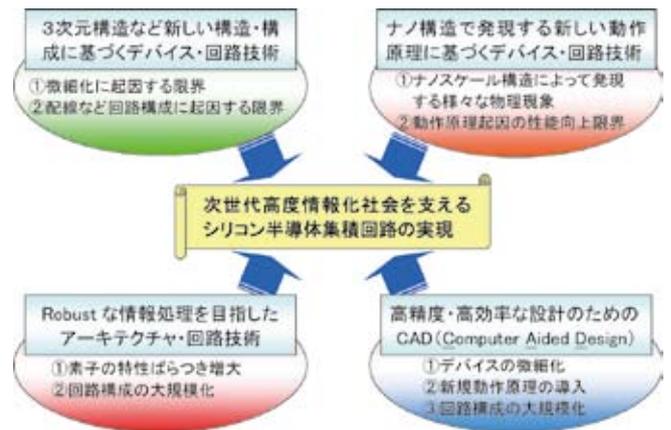


図1

- (1) ナノスケールまで微細化されることで増大する素子の特性ばらつき、及び、回路の大規模化に伴う問題を解決する Robust な情報処理を目指したアーキテクチャ・回路技術
- (2) 従来のプレーナ技術に起因する限界をブレイクスルーする 3次元構造など新しい構造・構成に基づく新デバイス・回路技術（図2参照）

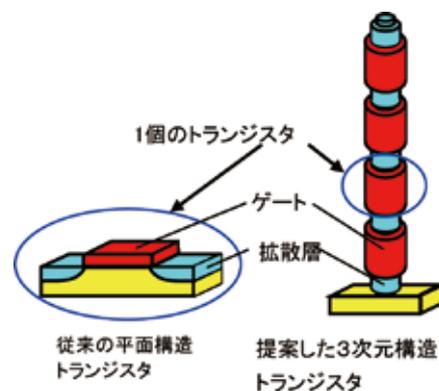


図2

- (3) ナノスケール構造によって発現する物理現象などを応用した新しい動作原理に基づく新デバイス・回路技術
- (4) 更なる微細化・新動作原理の導入によって要求される高精度なデバイス設計技術、及び、更なる回路の大規模化によって要求される高効率な設計手法・アルゴリズムなど次世代集積回路を高精度・高効率に設計するための CAD (Computer Aided Design) 技術



Selete (半導体先端テクノロジーズ) との共同研究で試作した 300mm ウェーハの評価

また、上記の研究活動を通して、次の世代を担う人材の教育を行っています。つまり、研究遂行を通して、学生が論理的に考え、研究のやり方を身につける場として研究室が機能していることが一番大事であると考えています。これを学ぶ上では、半導体、特に集積回路という題材は、学生にとって非常に有意義な題材であると思います。

私自身、理学部で物理学を学んでから企業に就職し、NAND 型フラッシュメモリや先端 MOS デバイスの研究開発に従事する中で、多くのことを学びました。会社には高価で高精度な研究設備がたくさんそろっていますが、マニュアルに従ってボタンを押すだけでなく、その基本的原理を理解し、その理解の上で創意工夫して実験することで初めて一歩先を行くデータを取得することができるのです。また、多数決で技術選択を行うと当然のことながら、従来路線の改良技術が選択されてしまいます。トレンドを飛び越えた新しいアイデアの技術を創造するには、広い見識と柔軟な発想力が必要です。一方、単なる思いつきは許されるものではありませんから、科学的知見に基づいて論理的な思考力が重要です。あわせて、少数意見側に属することに耐えられる精神力も大事になります。つまり、既成概念にとらわれない柔軟な発想力と、発案した玉石混合のアイデアの中から筋の良いアイデアを間違いなくピックアップできる科学的知見と論理的思考力と、最後に聞く耳を持ちながらも自分が信じた道を突き進む精神力が必要です。

また、NAND 型フラッシュメモリの研究開発はその当初から従事したので、新規 TEG 設計からプロセス・デバイス設計、チップ設計、プロセスインテグレーション、評価用メモリテスタープログラム作成、さらには事業部での量産立ち上げや他社との技術提携など幅広い仕事に従事することができました。このことを通じて LSI チップ全体を理解できたことは、大きな資産になっています。「LSI で何を作るべきか？」が大事になっている今の時代には、チップ全体を理解したうえで、各要素技術開発を行うことは大事であると考えます。

これらの考え方や姿勢を学生に、短い期間で伝えて身につけてもらうことはなかなか難しいものです。学生には、「第一原理を大事にして！ 常識を鵜呑みにしないで！ 自分の考えたアイデアを大事にして！」と言い聞かせながら、半導体のバイブルと言われている教科書を読むことは当然のこと、ロードマップを読み下し、研究で使用する物理量やモデルの定義や当該分野の原理原則にまで立ち戻って、常に自分の行っている研究の意味・意義を理解しながら研究を進めてもらっています。教科書に乗っている式や研究設備の画面に表示されているデータを、その意味も考えずに、組み合わせただけの“根無し草状態の研究”になることだけは避けています。

この基盤となっている物理まで常に戻って先端技術である集積回路設計の研究を行うやり方は、短期的に見ると非常に非効率に見えます。そのため、原理原則の根源まで戻らずに適当なところで妥協して、時間や効率を優先して、さっさと結果を出したほうが良いようにも感じるときもあります。しかし、多くの企業で本社研究所が消滅した現在、多くの学生にとっては、このような技術開発のやり方は会社に行ったら、いやでもやることになるでしょう。私は、学生の長期的な成長を考えて、学生時代には、じっくり物理に基づいて技術の理解をしてもらうようにしています。さらに、該当分野の全



電気通信研究所の「光通信発祥の地の石碑」前にて

大学研究室紹介

体像を把握した上で、意味のある技術開発を行うことの大事さを理解してもらうようにしています。

この学生への思いは、空振りに終わることも多々ありますが、逆にまさに“想定外”の成長を見せる学生もいます。事実、学会発表した論文に対し IEEE より最優秀論文賞や奨励賞をいただいた時には、学生自身も自分の成長の足跡を実感したことと思います。この成長というのは、論文投稿や学会発表という形だけではなく、非常に精密なデータの取得・蓄積という泥臭い形で現れることもあります。その一方で、成功の上に安心していると、逆戻りしてしまう

学生もいます。あらためて研究のやり方の重要性とその伝承である教育の難しさを痛感しているしだいです。しかし、プロの研究集団として誠意と気概を持って学生と共に一歩一歩進んでいけば、そこには自ずと良質の研究成果と教育が生まれてくると確信しています。

次に実際に研究室で日々研鑽を積んでいる学生に、意見とコメントを書いてもらいました。彼らの声から、研究の一端と、本研究室の学生の情熱を理解していただければ幸いです。



従来平面構造であった MOSFET を 3 次元的に立体構造化した、新構造デバイスの設計に関する研究を行っています。3 次元構造トランジスタ技術という、これまでの従来技術から脱却した新しいアプローチ法により、従来技術では成しえない超高性能デバイスの実現を目指しております。この目標を達成すべく、プロセスシミュレータとデバイスシミュレータを用いて、製作プロセスからデバイス設計までを一貫して研究を進めております。自分の研究テーマの目標の高さに、大きなプレッシャーを感じたりもしますが、日夜研究への取り組みや、エンジニアとしての心構えを勉強しております。

(門間優太, M2)



次世代ナノスケールシリコン MOS デバイスの熱設計に関する研究を行っています。本研究遂行の基礎となる、シリコン中での通電に起因する自己発熱がもたらすシリコンナノワイヤ内部の温度プロファイルや熱エネルギー輸送などの振る舞いを解析することから

着手し、ナノスケール MOSFET 内部の熱解析実験を進めております。近年深刻化している消費電力・発熱問題を打破し、シリコン MOSFET 及び LSI のさらなる高性能化、微細化・集積化を可能とする新しい設計指針の提案を目標に、実験設備立ち上げから含めて最先端課題に取り組むことができるというチャンスを意識し、日々研究と勉強に取り組んでおります。

(田中幸介, M1)



高速・低電力で動作可能な回路として注目されている MCML (MOS Current Mode Logic) 回路を研究しています。回路の素子が微細化されていくと、しきい値電圧のばらつきのような MOSFET の特性ばらつきはどんどん大きくなっていくことが、近年大きな課題となっています。この MCML の動作特性も、このしきい値電圧のばらつきに大きな影響受けます。私は、しきい値電圧のばらつきが発生していても、その影響を回路レベルで抑制し回路の特性が劣化しない新しい MCML 回路の開発を目指して研究を進めています。開発は容易ではありませんが、データに基づく解析を重ねて少しずつ目標に近づこうと努力しています。

(羅炯竣, M2)



数 GHz から数十 GHz の動作帯域におけるシリコン MOS 集積回路の安定動作技術に関して研究をしています。今年の4月に研究室に配属されてから、半導体物理と集積回路の基礎を学びながら、上記研究テーマに取り組んでおり、最近、学会に投稿した論文も採択されました。将来、世の中でこの研究が少しでも役に立てば、またこの研究を通して自分の力がつけば、と思い研究をしています。まだこの半導体の世界に足を踏み入れて日が浅く、知識などさまざまな面で研究室の先輩方に敵わないところはありますが、先輩たちを追い越せるよう、自分でやってきたことを後悔しないように日々努力しているつもりです。

(鈴木一光, B4)