

九州大学

九州の大学の研究室から —浅野研究室—

九州大学大学院 システム情報科学研究院教授

あさの たねまさ
浅野 種正

本誌には前任地時代にも一度寄稿させていただいたことがある。当時の資料は既に手元に無いが、微細化に頼りすぎないシリコン半導体の付加価値の創造、のような趣旨で研究紹介とともに書かせていただいたと記憶している。

2年余りに現在の大学に移ったが、“未だに”シリコン分野の研究を行っていくとしている。例えば応用物理学会の講演件数は最近、有機分子・バイオ分野の発表がシリコン分野の発表を抜いて最大の発表件数になった。その時勢に逆らおうとする訳ではない。素材から生み出されるであろう価値を想像するとき、“ますます”シリコンに魅力を感じている。

そして未だに、研究室の学生にはトランジスタを自らの手で一度は作る経験をさせている。学部の4年生のときに入ってくる学生がほとんどだが、研究テーマが何であれ、修士課程を終えるまでにはトランジスタの動作を深く理解することを一つの目標にしている。ただ、最近はバイポーラトランジスタを話題にする機会が減ったのは残念である。学生は研究を進めるために必要なプロセスは自分で全てを流す。つまりプロセスを分業にしない。これは学生にはつらいことのようにだが、多くは学生時代にしか経験できないことであるので、私はこの方針を変えようと思っていない。そのための環境が、最低限ではあるが、1年余りに移転してきた新しいキャンパス（伊都キャンパス）にどうにか

構築できた。この2年の間に2度の引越を手伝ってくれ、ここまで立ち上げてくれた研究室のスタッフ・学生諸君、ならびにそれに協力して頂いた所属部門の研究室の皆さんに感謝している。

「九州は元気だね」と言われることが時々ある。この背景には、自動車産業の進出と規模拡大がめざましいことが勢いづけていることがあるようにも思うが、半導体産業は製造装置も含めると1.7兆円余りの工業出荷額、4万人以上の雇用を生み出す地域の主要産業であることに変わりなく、それに加えてクラスター計画による半導体産業振興のための様々な取組が行われているからと推測している。九州半導体イノベーション協議会（SHIQ）が推進母体となった九州全域での取組、福岡県が取り組むシリコンシーベルト福岡構想、熊本県が取り組むセミコンダクタフォレスト構想、大分県が取り組むおおい LSI クラスター構想などが代表例である。大小様々な連携組織がさらにそれぞれの枠を超えて連携するクラスター化が目に見えて進行しているようだ。おかげで、大学と半導体産業界がずいぶんと近くなったと感じている各地の大学の先生方が少なくないと思っっている。また、上記 SHIQ では学生に対して半導体製造に関わるウェーハ、設計、デバイスなどの一貫した工程の各工場を見学する企画を実施しており、本学の電気情報工学科ではこれを正規の授業の一部として認定している。第1回は1、2年生10名余りが参加したとのことである。これもまた、大学で半導体の教育に携わる者にとっては嬉しい話である。

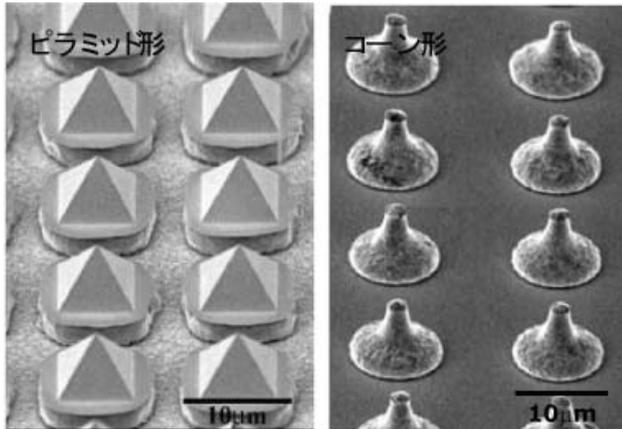
さて、私の研究室の研究のテーマの一つに「三次元集積化」がある。回路層同士を積層接合していく、いわゆる実装技術からのアプローチと、回路層を積み上げていくアプローチの二つの観点から要素技術研究を進めている。積層接合方式で三次元化するための私たちのオリジナルな技術は先鋭形状をもつマイクロ接合電極である。一言で言えば、先端が先鋭なので圧接時に容易に先端が潰れる。そのため、電極の高さバラツキに起因する接合不良を無くし、低い温度で接合できるなど、多くの特長を発現できる。ここ数年、調査を進めてきたが、その性能には私たちでさえ驚くこともある。例えば、多ピンの接合性能では、チップ当たり32万個以上の接合が可能であることが最近実証された。つま



九州大学の伊都キャンパスから博多湾・福岡市街を眺める

大学研究室紹介

り画像の規格で言えば、VGA (640×480) のピクセルを全数接続できるということである。接合歪みによる MOS 素子の特性変動も応用上問題ない程度に軽減できること、20 ミクロン以下の狭ピッチ化も容易であり、回路領域を含めチップ内のどの位置からでも I/O 接続を可能にし得るなど、異種機能を混載したシステム LSI の製造に新たな道を提供できると期待している。



ピラミッド形 コーン形
コンプライアントパンプの例

この電極技術を主要なシーズとする積層半導体の製造技術開発を地域新生コンソーシアム事業に採択され、九州地域企業を主たるメンバーに実施してきた3年間の研究開発が一段落したところである。厚さ25ミクロン以下までのウェーハ薄形化・ハンドリング技術、接合装置なども合わせて技術開発を進め、世界初の裏面照射型センサーアレイと CMOS 回路を接合した CMOS イメージセンサーを試作した。

この技術を発展させると非シリコンのセンサーアレイと CMOS とを積層した新しいイメージングデバイスができると見込んでおり、実際そのような開発も進め始めている。

もうひとつの、いわゆる積み上げ方式では、如何に性能の良い薄膜トランジスタ (TFT) を作れるかに三次元化の成否がかかっていると言えよう。勤務先を移ったのを機に、少し基礎に立ち帰るつもりで、TFT のバラツキを調査した。その結果、行き着いたところはやはり結晶粒界の存在の問題である。つまり、酸化シリコン上に品質の良い結晶シリコン薄膜を作れるかが、この技術の鍵と言える。シリコン基板からシーディングするという旧来からある考え方もできるが、デザインが制限される。

ここでの私たちのオリジナルな技術は金属ナノインプリントである。これは、所望の位置に結晶を成長させる技術として開発したものである。シリコンの異方性エッチングで作製したチップアレイを金属で被覆し、そこから非晶質

シリコン薄膜表面のナノサイズの領域にインプリントした金属の触媒作用で単一の結晶核を成長させる。その結晶核を種にレーザー再結晶化すると単結晶粒を成長できるというものである。基板面に垂直方向の方位は結晶核の優先方位で決まる方向に揃えることが可能であることがわかったので、現在はさらに基板面内方向の方位制御に挑戦している。

三次元集積化とは離れたテーマをいくつか紹介しておきたい。微細な液滴の吐出技術、いわゆるインクジェット技術の研究も進めている。私たち独自の技術に、アスペクト比の極めて大きなシリコンの針を作る技術がある。これを使って静電吐出で微細なパターンを描ければ回路描画に応用できるかも知れない、との期待から始めたものである。確かにサブミクロンの描画が可能であることが多くの実験でわかってきた。一方で、固体・液体・気体とそれぞれの界面を電界で変化させるという複雑な系の現象であり、好奇心をそそる不可解な現象が多々起こり、未だそれらを理解するための入口の段階である。

その他に歪みシリコンデバイス技術に関する研究なども行っているが、それらについては別の機会に紹介させていただきたい。

九州に来て20年目になる。こちらでは幸い、半導体の実装について学ぶ機会をいただいた。実際には、持ち込まれた現場の泥臭い問題を議論しながらの状況であったが、そこで感じたことは、いずれはいわゆる前工程と後工程の境が無くなっていくということであった。積層による三次元集積化はその例であると思っている。素子の微細化による価値の増大は確かに大きいし、それでしか成し得ないものもある。一方でそれだけに頼りすぎない価値の創造もやはりますます重要になってきている、と改めて感じている。

819-0395 福岡市西区元岡744
E-mail : asano@ed.kyushu-u.ac.jp



浅野研究室のメンバー